

مبدل سپیک اصلاح شده با ویژگی کلید زنی نرم برای تصحیح ضریب قدرت

علیرضا محمدی^۱، مجید دلشاد^۲

^۱دانشگاه آزاد اسلامی واحد اصفهان (خوراسگان)، am.1364@chmail.ir

^۲استادیار دانشگاه آزاد اسلامی واحد اصفهان (خوراسگان)، delshad@khuisf.ac.ir

چکیده - در این مقاله به ارایه یک مبدل SEPIC برای تصحیح ضریب توان پرداخته شده است (PFC). PFC از نوع اصلاح شده SEPIC نه تنها می تواند ضریب توان واحد را به دست بیاورد، بلکه می تواند با کاهش ولتاژهای مرتبط با dc تنش های اجزا را از بین ببرد. بنابراین برای کاربردهای ولتاژ خط بالا مناسب است. برای به دست آوردن ویژگی کلیدزنی با ولتاژ صفر (ZVC)، یک سلول کلید زنی نرم و یک مدار رزونانس خازن - سلف در PFC جاسازی شده است که این نیز به میزان قابل توجهی کارایی مبدل را افزایش می دهد. در این مقاله، اصول عملیاتی به طور کامل توضیح داده شده اند، شکل موج های شبیه سازی نیز تصویر شده اند. همچنین یک نمونه اولیه طراحی، تحلیل و اجرا شد. نتایج شبیه سازی و اندازه گیری هایی که در عمل به دست آمد، کارایی و قابل اجرا بودن مبدل SEPIC اصلاح شده با ویژگی کلیدزنی نرم را تایید کردند. تعداد کلمات این چکیده ۱۵۹ است.

کلید واژه - تصحیح کننده ضریب قدرت (توان)، ویژگی کلید زنی نرم. ولتاژ مرتبط با dc

هرچند تنها ضریب قدرت ۰٫۹۵ را به دست می دهند [1]. ساختار Boost ویژگی ضریب قدرت بهتری دارد اما از سوی دیگر، ولتاژ خروجی آن بزرگتر از ولتاژ ac side است و اجزای توان در برابر تنش های ولتاژ بالا ایستادگی می کنند. [2]. [3]. PFC های Buck-Boost می توانند ولتاژهای هم بزرگتر و هم کوچکتر از ورودی به دست بیاورند، با این وجود یک قطبیت معکوس در خروجی وجود دارد و یک عایق برای کلید اکتیو مورد نیاز است [4]، [5]. از میان فناوری های SEPIC، Cuk، ZETA، Flyback و SEPIC نوع SEPIC از کارایی بهتری در بازده، انحراف هارمونیک های کل و تصحیح ضریب توان و برخوردار است [6]، [12]. بنابراین یک PFC اصلاح شده از این نوع، که برای کاربرد در حالت هدایت ناپیوسته، حالت هدایت مرزی، یا حالت هدایت پیوسته قابل اجراست، برای کاربردهای با ولتاژ خروجی پایین پیشنهاد شده است. به علاوه، برای دستیابی به کلید زنی با ولتاژ صفر (ZVS) با هدف بهبود بازده، یک سلول کلید زنی نرم در مبدل قرار داده شده است.

۲- پیکربندی مدار قدرت :

برای کاربردهای ولتاژ خط بالا یا ولتاژهای خروجی پایین، همان طور که در شکل ۱ نشان داده شده است، مرحله PFC به صورت آشنایی با یک یکسوکننده موج کامل در ورودی و یک مبدل گام پایین dc/dc در خروجی

۱- مقدمه

دستگاه های الکترونیک قدرت با یکسوسازهای جریان متناوب پیشرو که هارمونیک های جریان تولید می کنند و آلودگی توان ایجاد می می کنند و ضریب قدرت را کاهش می دهند، به طور گسترده ای در صنعت، تجارت و حمل و نقل مورد استفاده واقع می شوند. بنابراین، استانداردهای هارمونیک بین المللی وجود دارند (IEC-1000 و IEC-555) تا آلودگی توان کاهش پیدا کند. برای برآورده کردن ملزومات این استانداردها، شکل موج جریان وردی باید با یک PFC ایجاد شود تا هارمونیک های توان را از بین ببرد و ضریب توان را بهبود ببخشد.

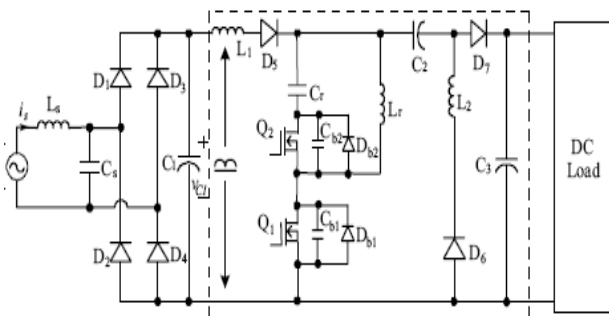
به طور مختصر، می توان PFC ها را در دو دسته جای داد: پسیو و اکتیو. PFC های پسیو عمدتاً از خازن و سلف تشکیل شده اند. وزن زیاد و حجم بالا و بازده پایین از نقاط ضعف این PFC ها هستند. به علاوه با استفاده از آن ها، ضریب توان فقط تا مقدار ۰٫۸ بهبود خواهد یافت. PFC های نوع اکتیو از کلید اکتیو، دیود و اجزای ذخیره کننده انرژی برای رسیدن به میزان تغریبی ضریب قدرت واحد بهره می گیرند. در این نوع از فناوری های Buck، Boost، Buck، SEPIC، Boost، Cuk، ZETA، Flyback استفاده می شود. PFC های نوع Buck می توانند ولتاژ خروجی کوچکتر از ولتاژ ورودی داشته باشند،

۱۳۹۴-۲۰ آبان ماه ۱۳۹۴ - دانشگاه آزاد اسلامی واحد اصفهان (خوراسگان)

قرار داده شد. مرحله PFC، یک جریان با ضریب اوج بالا ناشی از یکسوکننده تمام موج سینوسی برای شروع در فاز، با خط ولتاژ شکل می‌دهد. هرچند ولتاژ خروجی نیز افزایش پیدا می‌کند و به همین دلیل نیاز است که برای پایین آوردن ولتاژ یک مبدل dc/dc افزوده شود. توان در دو مرحله پردازش می‌شود، یک

PFC و یک مبدل dc/dc برای بار dc که بازده را کاهش می‌دهد و هزینه را بالا می‌برد. برای غلبه بر مشکلات ذکر شده، یک مرحله تکی PFC با گام پایین اتخاذ گردید که در شکل ۲ نشان داده شده است به طوری که مرحله PFC تصحیح ضریب قدرت را انجام می‌دهد و ولتاژ خروجی را مرحله به مرحله به سطح مطلوب کاهش می‌دهد. در این مقاله، پیکر بندی یک PFC گام پایین تشریح شده که در شکل ۳ نمایش داده شده است. در شکل ۳ هر دو دیود D_5 و D_4 از جریان معکوس در سلف های L_2 و L_1 جلوگیری می‌کنند. یک بخش کلید نرم که شامل کلید فعال Q_2 ، سلف L_r و خازن C_r است، برای دستیابی به ZVS در PFC قرار داده شده است که در شکل ۴ نمایش داده شده است..

شکل ۳. پیکربندی اصلاح شده PFC نوع SEPIC



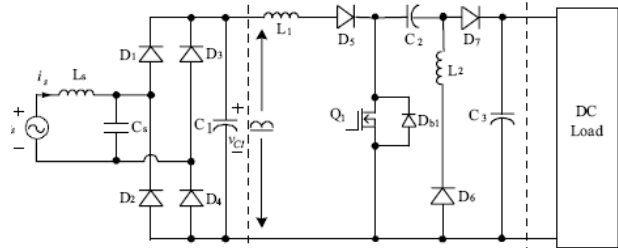
شکل ۴. اصلاح شده پیشنهادی با کلید زنی نرم

۳- اصول عملیات:

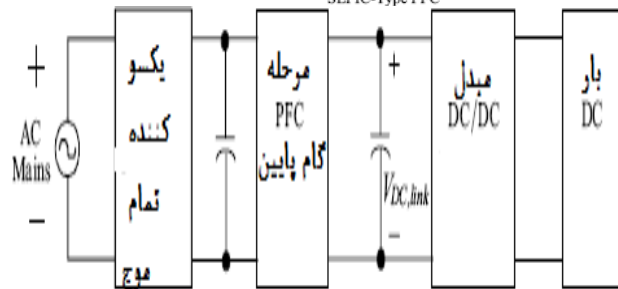
هنگامی که مبدل SEPIC اصلاح شده با ویژگی کلیدزنی نرم در حالت هدایت مرزی کار می‌کند، و با کنترل پیوسته، به راحتی می‌توان به ضریب قدرت بالا دست پیدا کرد. در نتیجه، پوش جریان ورودی، از شکل ولتاژ خط سینوسی پیروی خواهد کرد که منجر به ضریب قدرت واحد می‌شود. هنگامی که فرکانس رزونانس سلول کلیدزنی نرم، از فرکانس کلید زنی مدار اصلی قدرت بسیار بالاتر باشد، در یک چرخه کلید زنی، عملیات

PFC را می‌توان به ۸ حالت تقسیم کرد. شکل ۵ مدار مورد نظر را نشان می‌دهد و در شکل ۶ شکل موج های کلیدی نشان داده شده است. در ادامه ۸ حالت عملیاتی در طول مدت کلید زنی بحث شده اند:

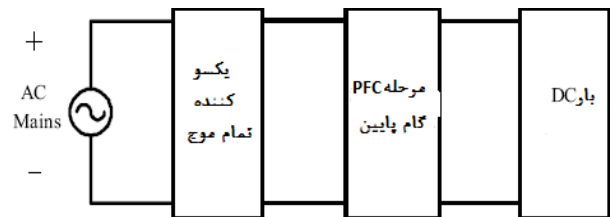
حالت ۱: در طول این فاصله زمانی، کلید Q_1 روشن است و کلید Q_2 خاموش. جریان های سلف های i_{L1} و i_{L2} به طور خطی ساخته شده اند و و خازن C_2 ، انرژی را از طریق L_r به سلف L_2 می‌فرستد. در همین زمان، خازن C_3 توان را برای بار dc تامین می‌کند. ثابت زمانی توسط خازن C_3 تعیین می‌شود و مقاوت بار dc بسیار بیش از دوره کلید زنی به طوری که ولتاژ خروجی v_0



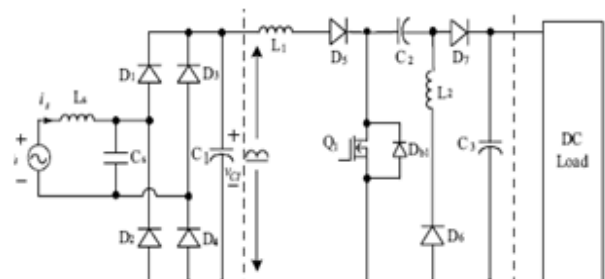
SEPIC-Type PFC



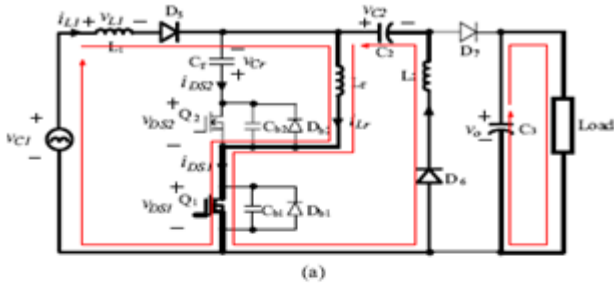
شکل ۱. مرحله PFC که به صورت آبشاری با یک یکسوکننده تمام موج و مبدل گام پایین dc/dc قرار گرفته



شکل ۲. بلوک دیگرام PFC تک مرحله ایی گام پایین

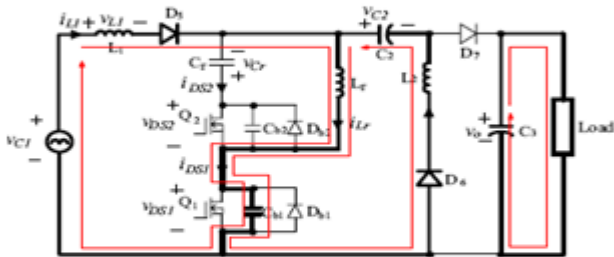


را می توان ثابت فرض کرد. در زمان $t=t_1$ این حالت تمام می شود و Q_2 خاموش می شود.



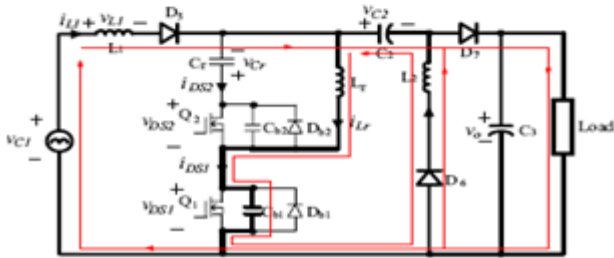
(a)

حالت ۲: سلف L_1 از طریق مسیر D_5 ، سلف رزونانس L_r و خازن C_{b1} تخلیه می شود. در همین حین، خازن C_2 ، کماکان انرژی را به L_2 می فرستد و بار dc از خازن C_3 توان می کشد. از آنجا که مقدار نرمال C_{b1} بسیار کوچک تر از ظرفیت C_2 می باشد، ولتاژ v_{DS1} طول C_{b1} به سرعت افزایش می یابد. در زمان $t=t_2$ ولتاژ v_{DS1} به $v_{DS1} + v_{C2}$ می رسد و این حالت خاتمه می یابد.



(b)

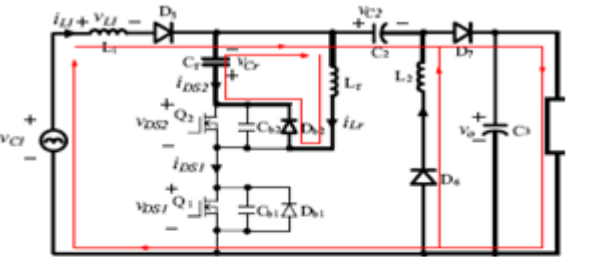
حالت ۳: در طول این فاصله زمانی سلف L_1 و L_2 هنوز در حال تخلیه انرژی هستند و ولتاژ v_{DS1} افزایش پیدا می کند. دیود D_7 شروع به هدایت کرده و ولتاژ L_2 معادل ولتاژ خروجی v_0 است. بنابراین L_2 انرژی را به خروجی می فرستد. در $t=t_3$ ولتاژ v_{DS1} به $v_{C1} + v_{C2} - v_{L1}$ می رسد و این حالت تمام می شود.



(c)

حالت ۴: سلف L_1 و L_2 به طور پیوسته ایی انرژی آزاد می کنند اما خازن C_2 شارژ می شود خازن کلید Q_2 از طریق L_r و C_r انرژی را تا زمانی که v_{DS2} به صفر برسد خالی می کند.

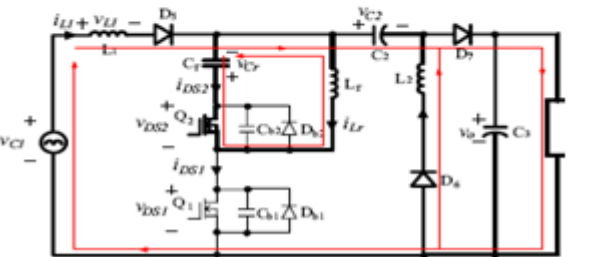
حالت ۵: در طول این دوره زمانی، دیود کلید Q_2 روشن است و سلف L_r و خازن C_r در رزونانس هستند. وقتی که جریان i_{Lr} به صفر کاهش پیدا می کند، حالت عملیات PFC به مرحله بعد می رود.



(d)

حالت ۶: انرژی ذخیره شده در خازن رزونانس از طریق Q_2 در L_r تخلیه می شود در نتیجه جریان i_{Lr} به طور منفی افزایش پیدا می کند. در این دوره زمانی، سلف L_1 و L_2 انرژی آزاد می کنند ولی C_2 شارژ می شود. در $t=t_6$ کلید Q_2 خاموش می شود و این حالت نیز پایان می یابد.

حالت ۷: کلید های Q_1 و Q_2 هردو خاموشند. انرژی ذخیره شده در خازن پارازیتی C_{b1} توسط L_r کشیده می شود و v_{DS1} کاهش می یابد. این حالت نیز هنگامی که v_{DS1} صفر می شود، تمام می شود.



(e)

حالت ۸: انرژی ذخیره شده L_r توسط مسیر C_2 ، C_3 ، D_7 تخلیه می شود. در این دوره زمانی، کلید Q_1 تحریک می شود. این حالت هنگامی تمام می شود که i_{Lr} برابر صفر است. در زمان $t=t_8$ یک چرخه کلید زنی کامل پایان می گیرد و Q_1 دوباره روشن می شود.

۱۳۹۴-۲۰ آبان ماه ۱۳۹۴ - دانشگاه آزاد اسلامی واحد اصفهان (خوراگان)

شکل ۶. موج‌های کلیدی تصویری مرتبط

نتایج تجربی و شبیه‌سازی
یک مثال از طراحی PFC نوع SEPIC با سلول کلید زنی نرم
برای نشان دادن تحلیل نظری ارایه شده است. این PFC با ویژگی
های زیر طراحی شده است:

ولتاژ ورودی: 110vac و 60Hz

ولتاژ خروجی: 135vac

الگوی کلید زنی: شیوه constant on-time، بار dc 40W

مقادیر اجزای تشکیل دهنده و پارامترهای مهم عبارتند از:

Q1:17N80C3(800V/17A)

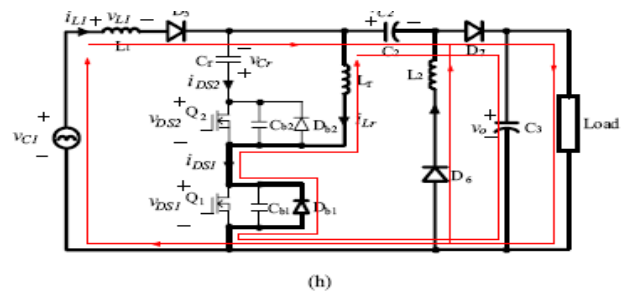
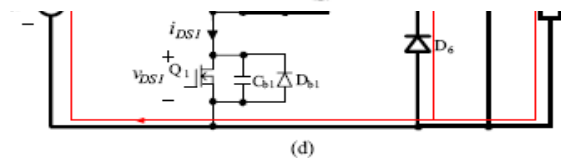
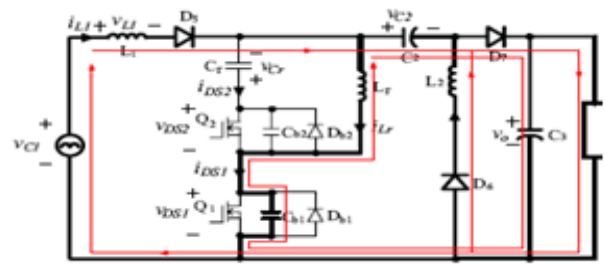
Q2:IRF730(400V/5.5A)

$L_1=1.04\text{Mh}$, $L_2=0.6\text{Mh}$, $L_r=0.1\text{Mh}$

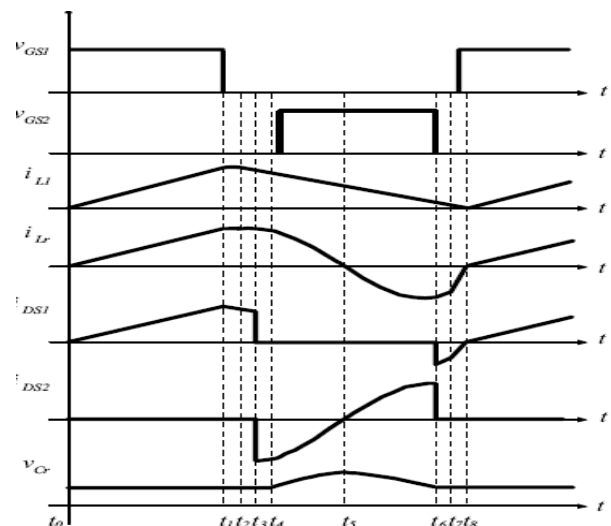
$C_1=0.1\text{Uf}$, $C_2=0.56\text{Uf}$, $C_3=23.5\text{Uf}$, $C_r=0.23\text{Uf}$

شکل موج‌های شبیه‌سازی شده ولتاژ خط و جریان ورودی در
شکل ۷ نشان داده شده‌اند. از شکل ۷ به راحتی قابل مشاهده است
که جریان ورودی سینوسی است و با ولتاژ خط هم فاز است. و
به همین دلیل است که ضریب قدرت بالایی قابل دستیابی
است. برای نشان دادن ویژگی‌های کلید زنی نرم، در شکل ۸ نتایج
شبیه‌سازی شده شکل موج‌های ولتاژ و جریان کلید فعال Q1 را
نشان می‌دهد، و مقادیر عملی اندازه‌گیری شده در شکل ۹ نشان
داده شده‌اند. به علاوه، نتایج ناشی از شبیه‌سازی و اندازه‌گیری
عملی شکل موج‌های ولتاژ و جریان Q2 به ترتیب در شکل‌های
۱۰ و ۱۱ نشان داده شده‌اند. از شکل‌های ۸ تا ۱۱ می‌توان
دریافت که در هر دو کلید مذکور ZVS به دست آمده. سیگنال
های گیت مرتبط با هر دو کلید که از شبیه‌سازی و همچنین
اندازه‌گیری تجربی به دست آمده، در شکل ۱۲ و ۱۳ نشان داده
شده است. شکل ۱۴ نتایج عملی ولتاژ خروجی را نشان می‌دهد،
به طوری که کاملاً آشکار است ولتاژ خروجی تقریباً ثابت است و
تنظیم ولتاژ نیز به کاملی صورت گرفته. ضریب توان و هارمونیک
های جریان ورودی با PM300 اندازه‌گیری شده و در جدول ۱
فهرست شده است. به علاوه، بازدهی PFC ۹۲، ۱۴٪ است.

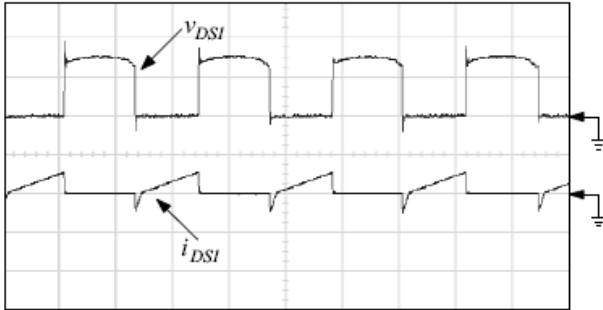
نتیجه‌گیری:



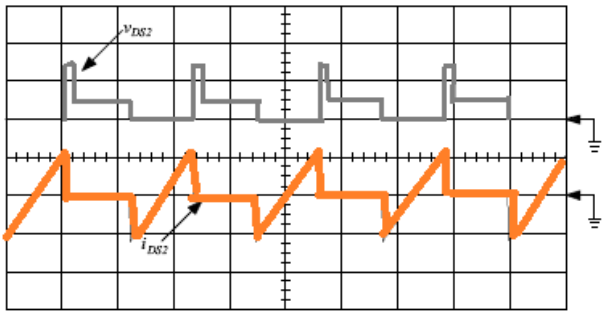
شکل ۵. مدار معادل حالت‌های عملیاتی هشت گانه



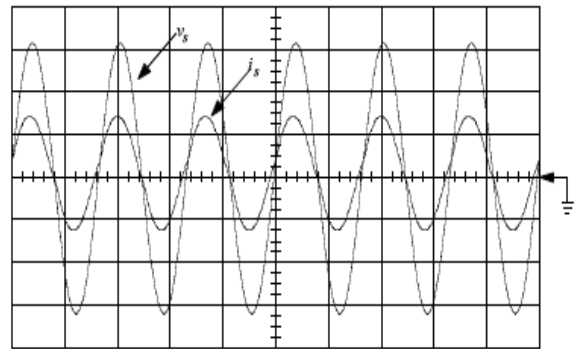
در این مقاله، یک مبدل اصلاح شده نوع SEPIC را با کلید زنی نرم ارایه شده است که می‌تواند تصحیح ضریب قدرت را انجام دهد و به ویژگی کلید زنی با ولتاژ صفر دست یابد. در نتیجه، ضریب قدرت واحد به دست آمد و بازدهی به شکل قابل توجهی افزایش یافت. بنابراین، ولتاژ خروجی PFC می‌تواند کم تر از ولتاژ ac-side باشد که تنش‌های اجزا را کاهش می‌دهد. پیکربندی PFC را می‌توان برای عملیات‌های تصحیح ضریب قدرت، DCM، BCM، CCM و همچنین برای دست‌یابی به ZVS به کار برد. یک نمونه اولیه طراحی شده PFC برای بار 40W dc و 135V با موفقیت انجام شد. شبیه‌سازی‌ها و اندازه‌گیری‌های عملی، کارایی و قابلیت اجرا و پیاده‌سازی PFC را تایید کردند.



شکل ۹. ولتاژ و جریان اندازه‌گیری شده کلید فعال Q1

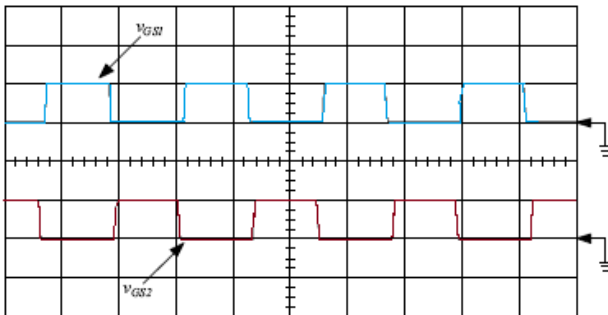


شکل ۱۰. موج شبیه‌سازی ولتاژ و جریان کلید Q2

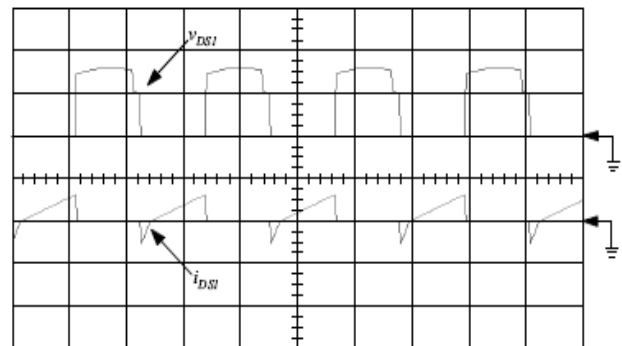


(50V/div, 0.5A/div, 10ms/div)

شکل ۷. موج‌های شبیه‌سازی شده ولتاژ و جریان ورودی

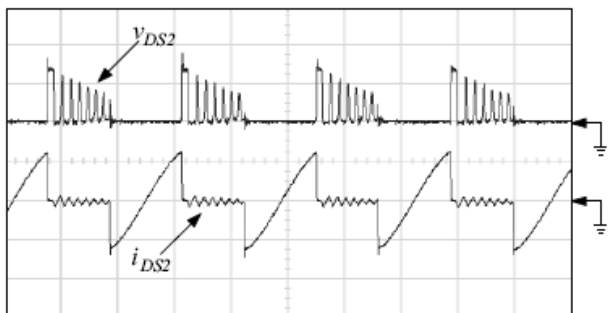


شکل ۱۱. موج ولتاژ و جریان اندازه‌گیری شده کلید Q2



(200V/div, 5A/div, 10us/div)

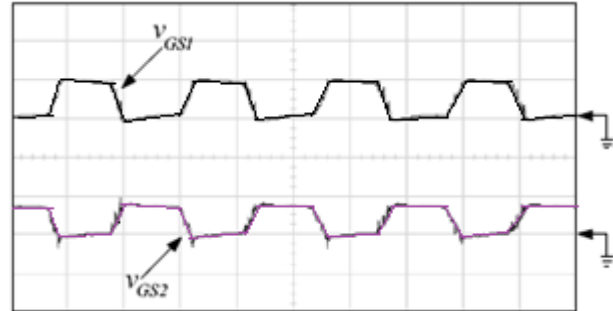
شکل ۸. موج شبیه‌سازی شده سویچ فعال



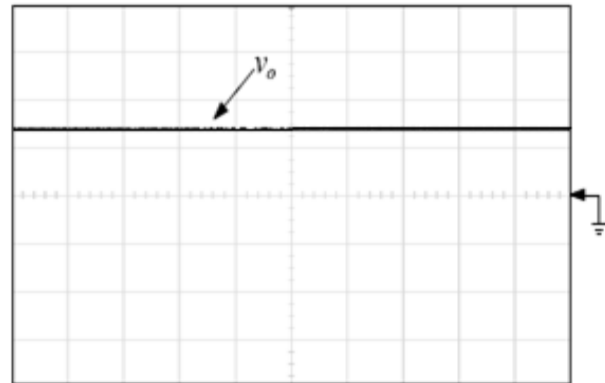
شکل ۱۲. موج‌های شبیه‌سازی ولتاژ سیگنال گیت Q2 و Q1

مراجع:

- [1] M. Ilic and D. Maksimovic, "Averaged Switch Modeling of the Interleaved Zero Current Transition Buck Converter," Proceedings of the IEEE Power Electronics Specialists Conference 2005.
- [2] Jay Rajagopalan, Fred C. Lee and Paolo Nora, "A General Technique for Derivation of Average Current Mode Control Laws for Single-Phase Power-Factor-Correction Circuits Without Input Voltage Sensing," Proceedings of the IEEE Transactions on Power Electronics, vol. 14, July 1999, pp. 663-672.
- [3] D. Maksimovic, Y. Jang and R. Erickson, "Nonlinear-Carrier Control for High Power Factor Boost Rectifiers," Proceedings of the IEEE Transactions on Power Electronics, vol. 11, July 1996, pp. 578-584.
- [4] "Analysis and Design of a Low-Stress Buck-Boost Converter in Universal-Input PFC Applications," Proceedings of the IEEE Transactions on Power Electronics, vol. 21, March 2006, pp. 320-329.
- [5] Lars Petersen and Robert W. Erickson, "Reduction of Voltage Stresses in Buck-Boost-Type Power Factor Correctors Operating in Boundary Conduction Mode," Proceedings of the IEEE Applied Power Electronics Conference, vol. 2, February 2003, pp. 664-670.
- [6] J.-M. Kwon, W.-Y. Choi, J.-J. Lee, E.-H. Kim and B.-H. Kwon, "Continuous-Conduction-Mode SEPIC Converter with Low Reverse-Recovery Loss for Power Factor Correction," Proceedings of the IEEE Proc.-Electr. Power Appl., vol. 153, September 2006, pp. 673-681.
- [7] H. Y. Kanaan, K. Al-Haddad, G. Sauriole and R. Chaffa-Y, "Practical Design of a SEPIC Power Factor Corrector with DC-Voltage Regulation," IEEE ISIE 2006, July 2006, pp. 964-969.
- [8] H. Y. Kanaan, Kamal Al-Haddad, and Farhat Fnaiech, "Switching Function Based Modeling and Control of a SEPIC Power Factor Correction Circuit Operating in Continuous and Discontinuous Current Modes," IEEE ICIT, vol. 1, 2004, pp. 431-437.
- [9] T. Tanittepapan and S. Mori, "Simplified Input Current Wave Shaping Technique by Using Inductor Voltage Sensing for High Power Factor Isolated SEPIC, Cuk, and Flyback Rectifiers," IEEE Applied Power Electronics Conference, 2002, pp. 1208-1214.
- [10] Regan Zane and Dragan Maksimovic, "Nonlinear-Carrier Control for High Power Factor Rectifiers Based On Flyback, Cuk, or SEPIC Converters," IEEE APEC Proc. 1996, pp. 814-820.
- [11] Naganandini Jayaram and Dragan Maksimovic, "Power Factor Correctors Based on Coupled-Inductor. SEPIC and Cuk Converters with Nonlinear-Carrier Control," Proceedings of the IEEE Applied Power Electronics Conference and Exposition, vol. 1, Feb. 1998, pp. 468-474.
- [12] Jingquan Chen and Chin Chang, "Analysis and Design of SEPIC Converter in Boundary Conduction Mode for Universal-Line Power Factor Correction Applications," IEEE PESC, 2001, pp. 742-747 .



شکل ۱۳. موج‌های اندازه‌گیری شده سیگنال گیت Q2 و Q1



شکل ۱۴. موج اندازه‌گیری شده ولتاژ خروجی V_o

PF	0.997
$\eta(\%)$	92.14%
THD(%)	3.113%
3 rd harmonic	2.1%
5 th harmonic	1.773%
7 th harmonic	1.049%
9 th harmonic	1.247%
11 th harmonic	1.047%
13 th harmonic	1.324%

جدول ۱. فهرست ضریب توان و هارمونیک‌های جریان